

# **Laboratorio II, modulo 2 2015-2016**

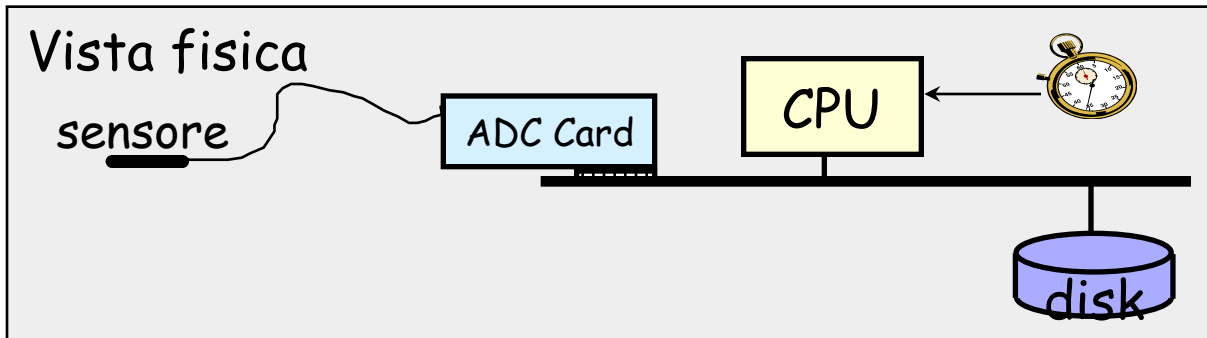
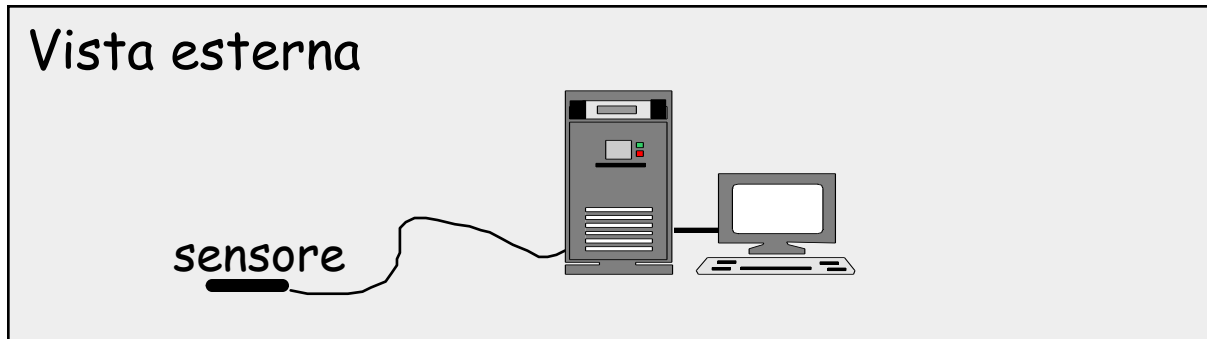
## **Conversione Analogico/Digitale**

(cfr. [http://wpage.unina.it/verdoliv/tds/appunti/Appunti\\_06.pdf](http://wpage.unina.it/verdoliv/tds/appunti/Appunti_06.pdf)  
e <http://ens.di.unimi.it/dispensa/cap4.pdf>)

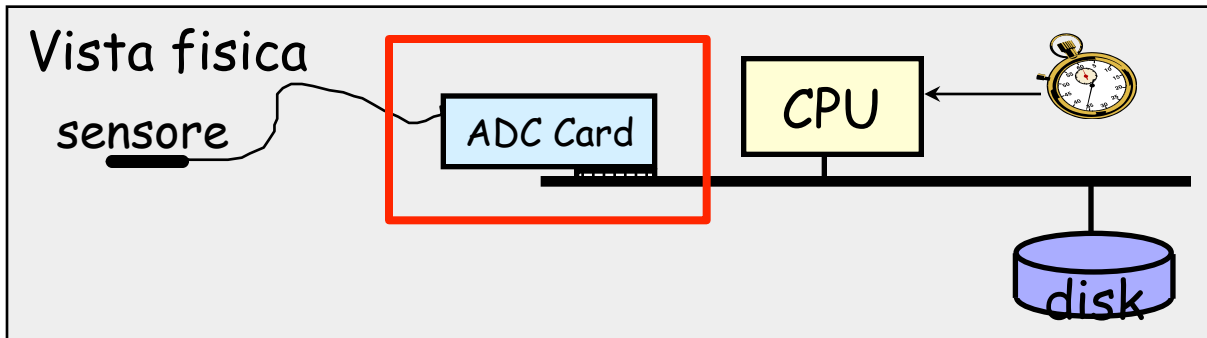
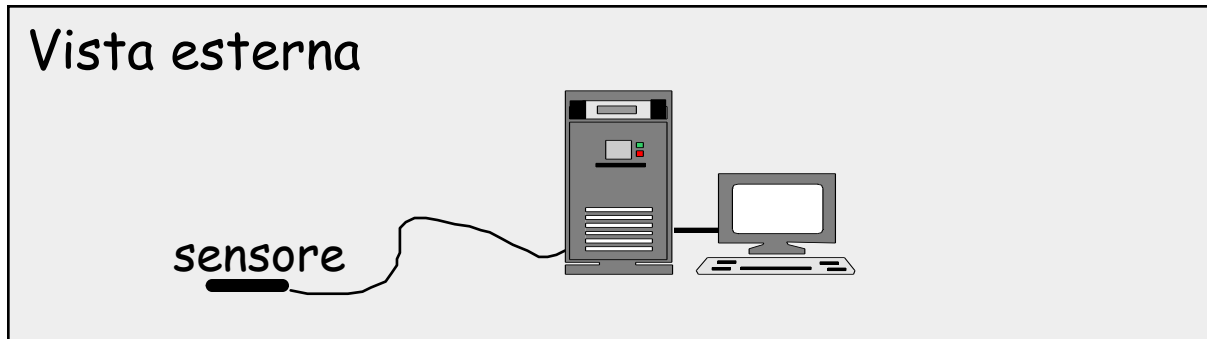
# Conversione Analogico/Digitale

- Le grandezze fisiche che vogliamo misurare variano con continuità in un dato intervallo ed in funzione del tempo: sono descrivibili come una funzione continua di variabile continua  $x(t)$
- I sistemi di calcolo e controllo operano su base numerica (digitale)
- È necessario disporre di dispositivi per la realizzazione delle interfacce fra i misuratori (e controlli) di grandezze fisiche e gli impianti di calcolo e controllo: ADC (Analog to Digital Converter) e DAC (Digital to Analog Converter)

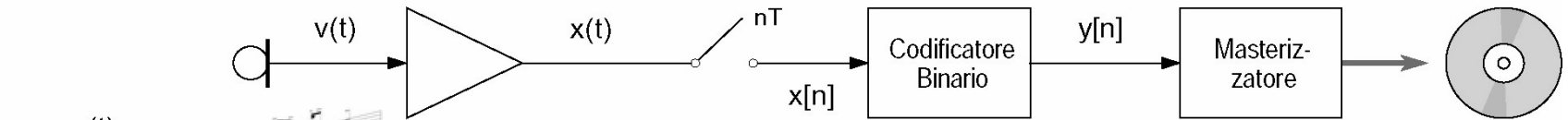
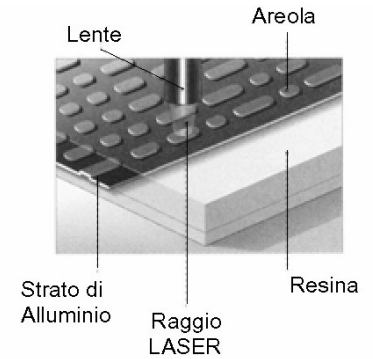
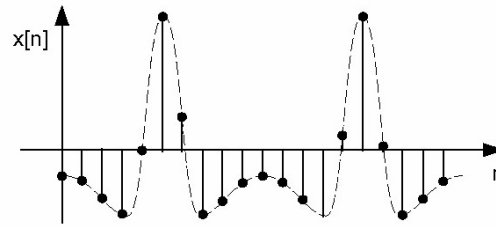
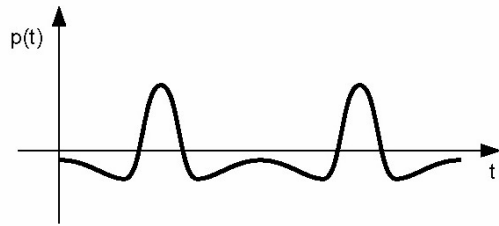
# Sistema di DAQ semplice



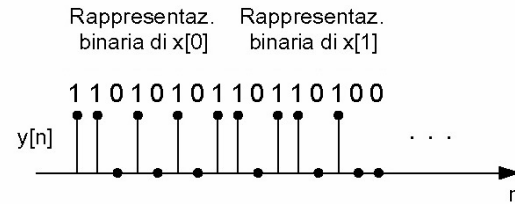
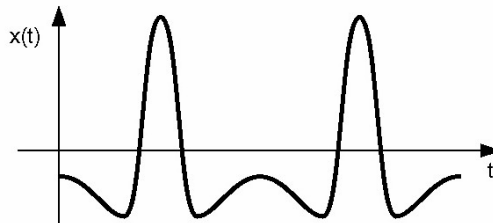
# Sistema di DAQ semplice



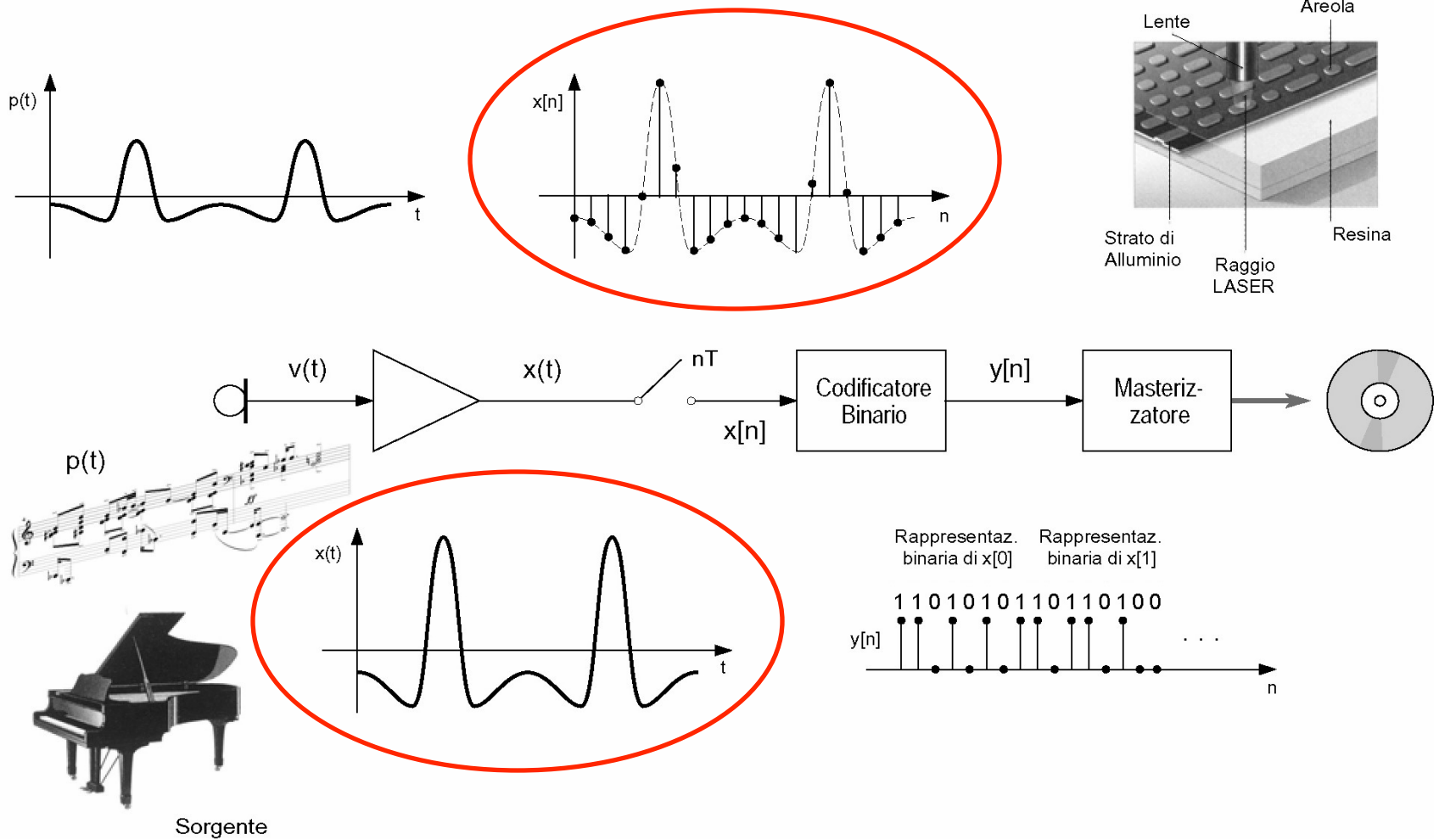
# Esempio di sistema di DAQ



Sorgente



# Esempio di sistema di DAQ

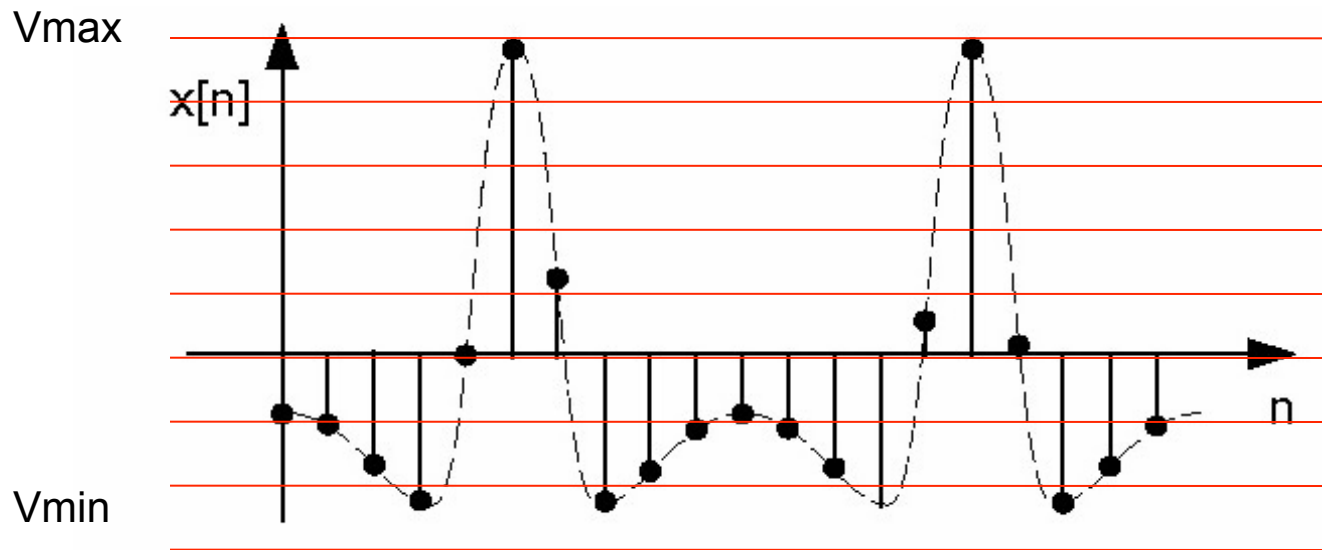
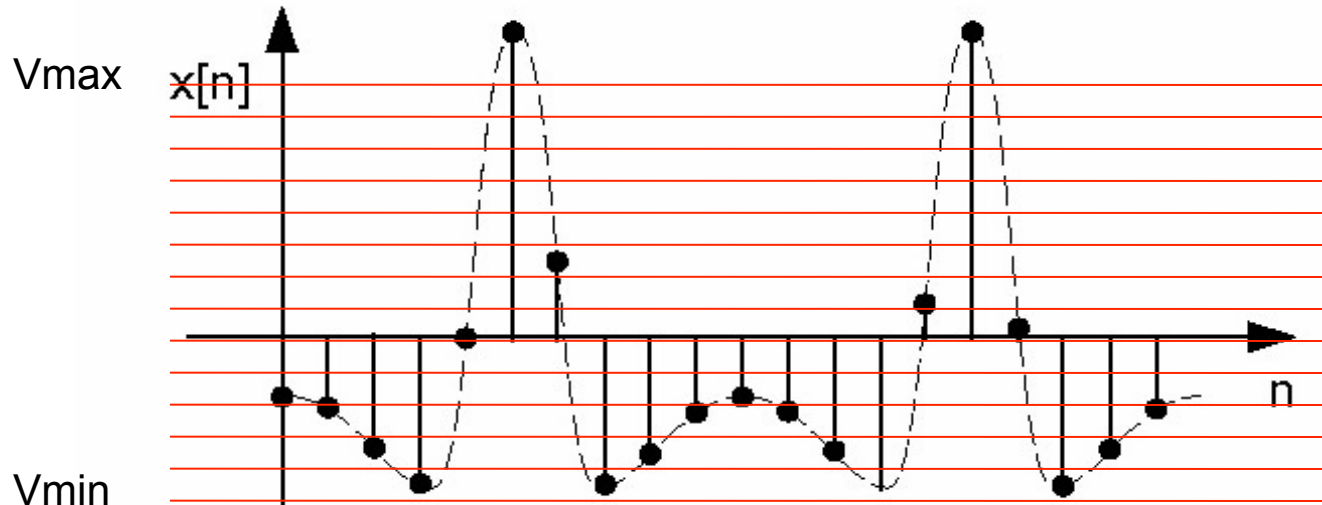


# ADC (I)

- Dal punto di vista funzionale gli ADC sono dei *classificatori*:
  - L'intervallo di variabilità del segnale  $V_x$  viene diviso in  $n$  intervalli, detti *canali*, di ampiezza costante  $K$ . Definiamo quindi  $V_i = K i + V_0$
  - Il segnale in ingresso  $V_x$  viene *classificato* nel canale  $i$ -esimo se è verificata la relazione

$$V_{i-1} < V_x < V_i$$

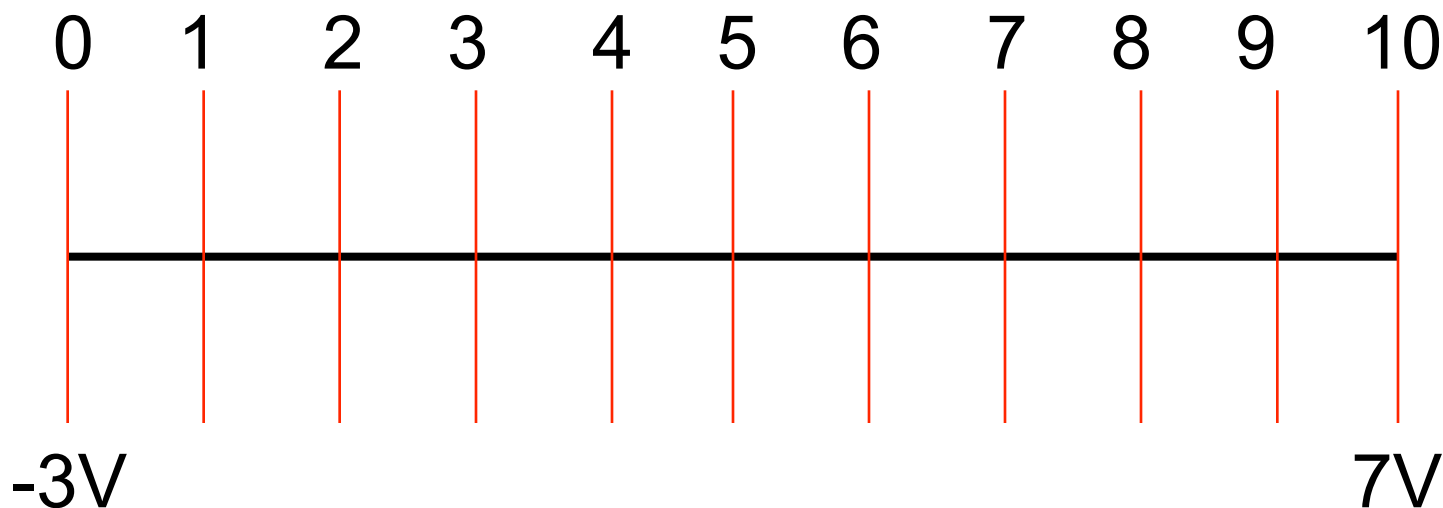
# ADC (2)





## ADC (3)

- Esempio:  
il segnale ha un'ampiezza che va da -3V a 7V e viene *classificato* con 10 canali



$$V_i = K i + V_0 \quad \rightarrow \quad K=0.1V, V_0=-3V$$

$K$  è la *sensibilità*;

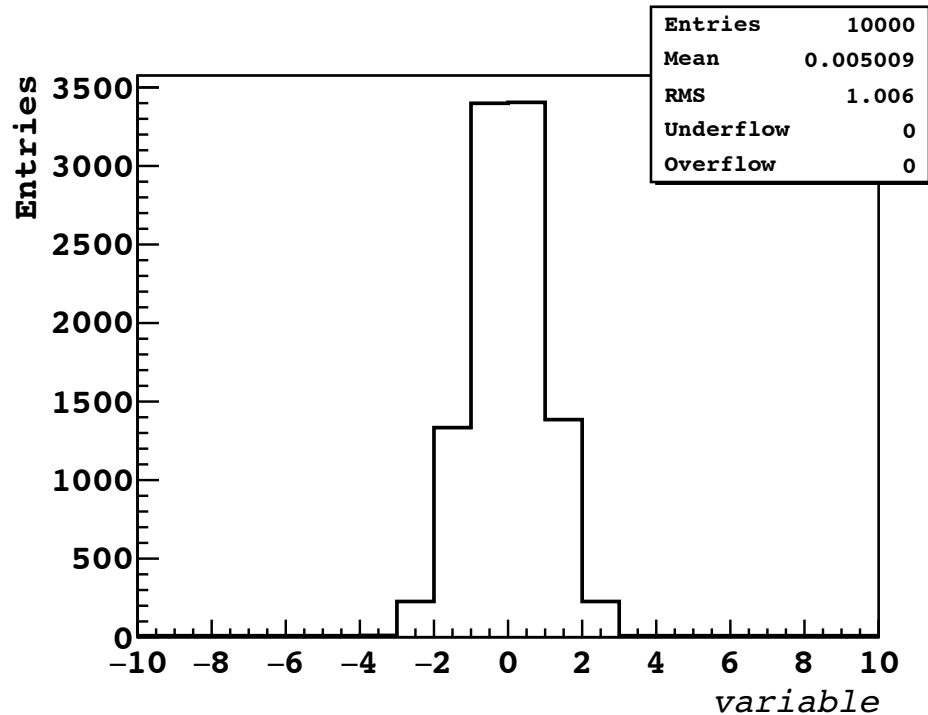
$V_0$  è chiamato *pedistallo*

# ADC (4)

- Dal punto di vista funzionale gli ADC sono dei *classificatori*:
  - L'intervallo di variabilità del segnale  $V_x$  viene diviso in  $n$  intervalli, detti *canali*, di ampiezza costante  $K$ . Definiamo quindi  $V_i = K i + V_0$
  - Il segnale in ingresso  $V_x$  viene *classificato* nel canale  $i$ -esimo se è verificata la relazione
$$V_{i-1} < V_x < V_i$$
  - Inevitabilmente si ha un errore di quantizzazione

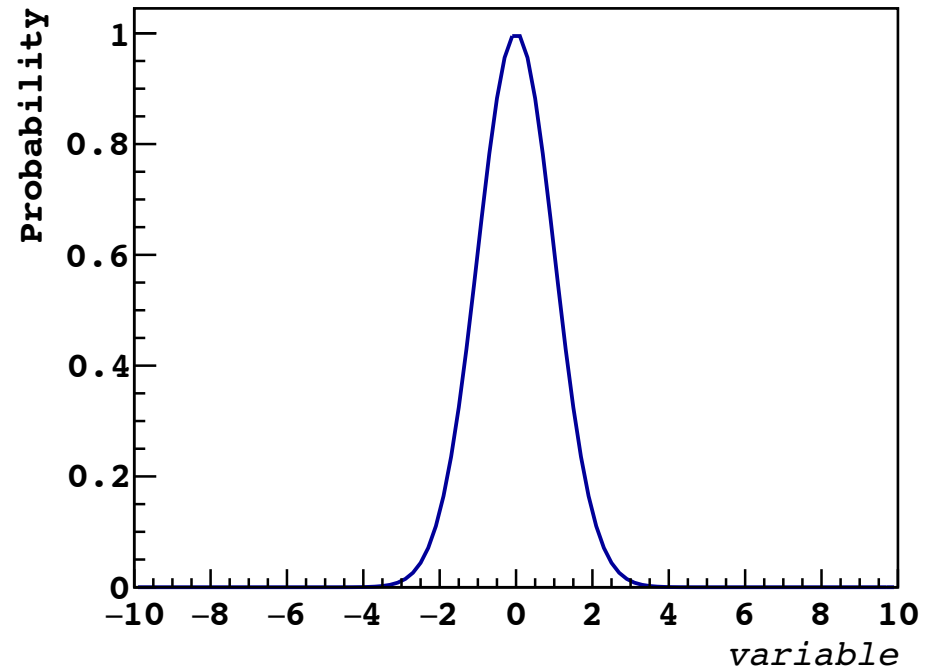
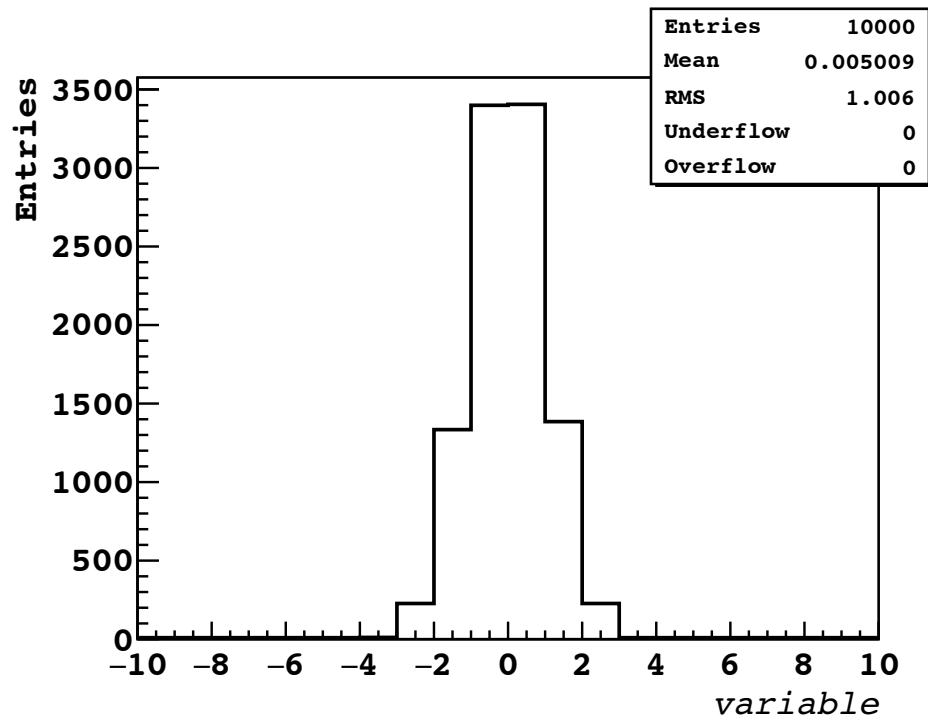
# Istogramma

L'istogramma è la rappresentazione grafica di una distribuzione in classi di un carattere continuo.



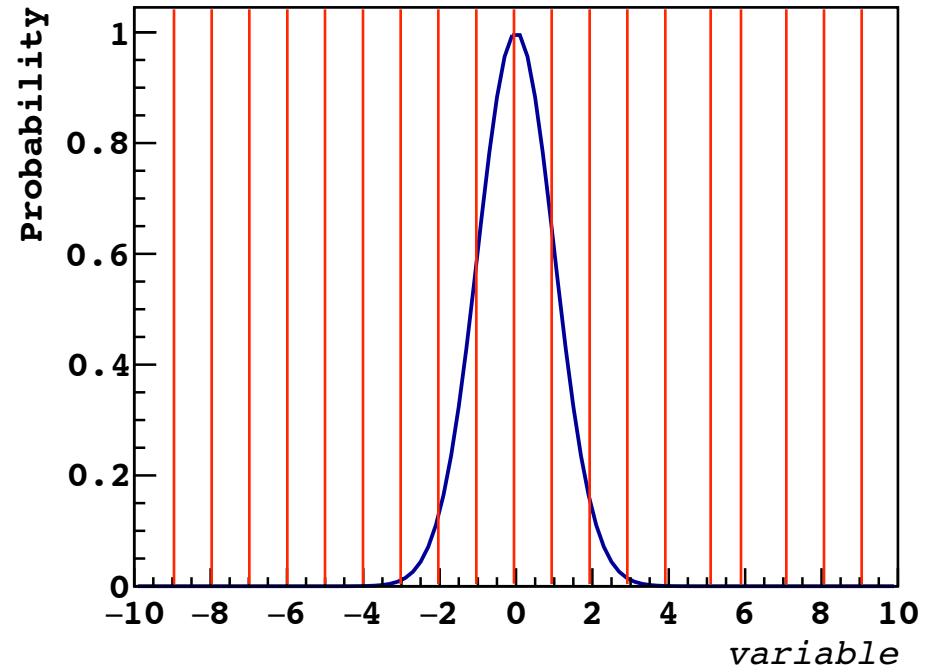
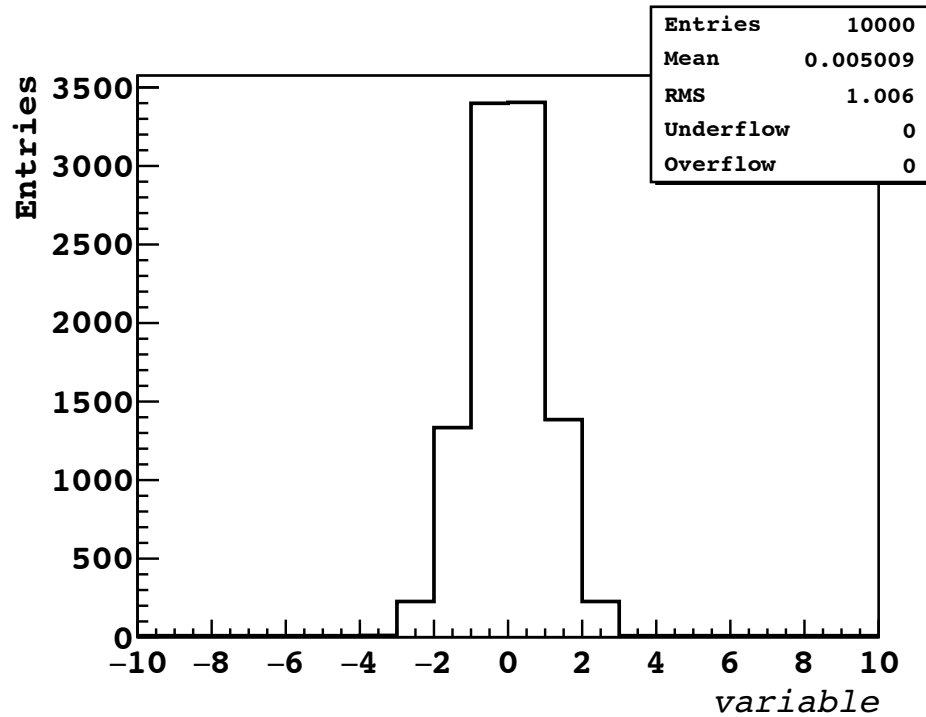
# Istogramma

L'istogramma è la rappresentazione grafica di una distribuzione in classi di un carattere continuo.



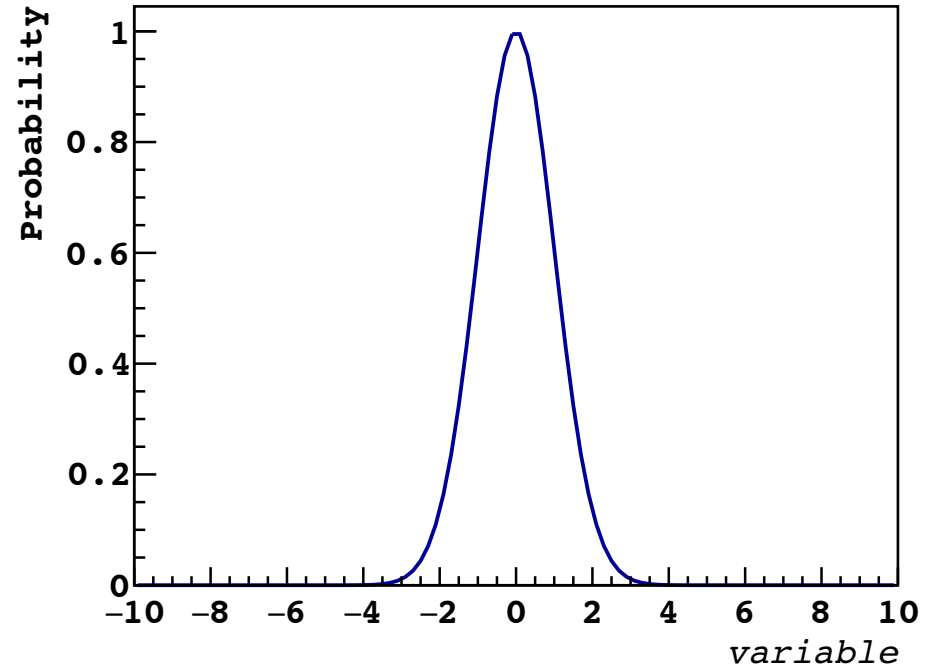
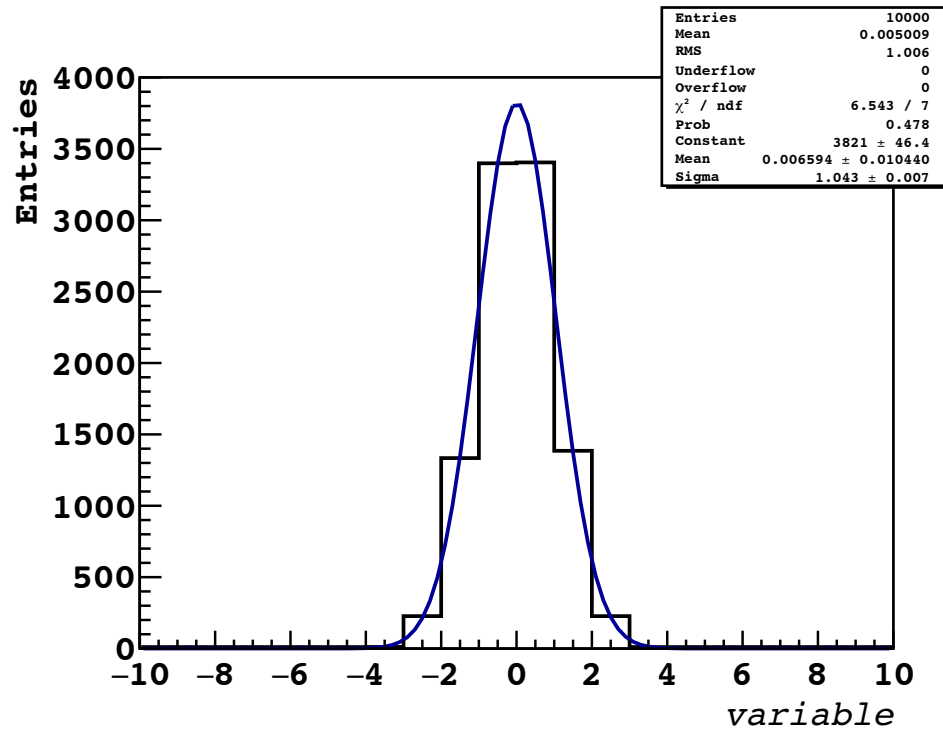
# Istogramma

L'istogramma è la rappresentazione grafica di una distribuzione in classi di un carattere continuo.



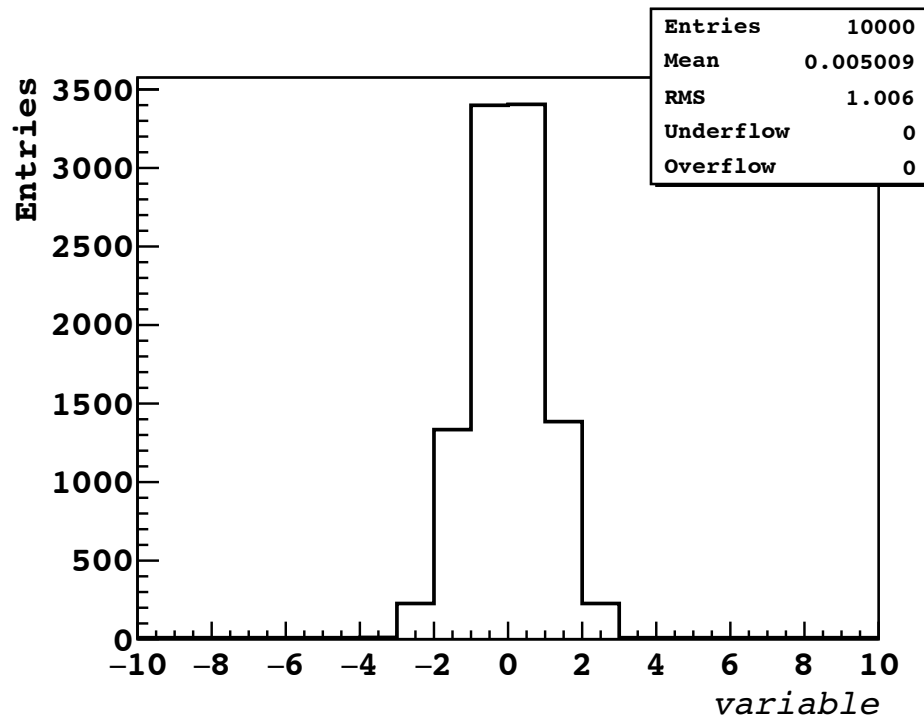
# Istogramma

L'istogramma è la rappresentazione grafica di una distribuzione in classi di un carattere continuo.



# Istogramma

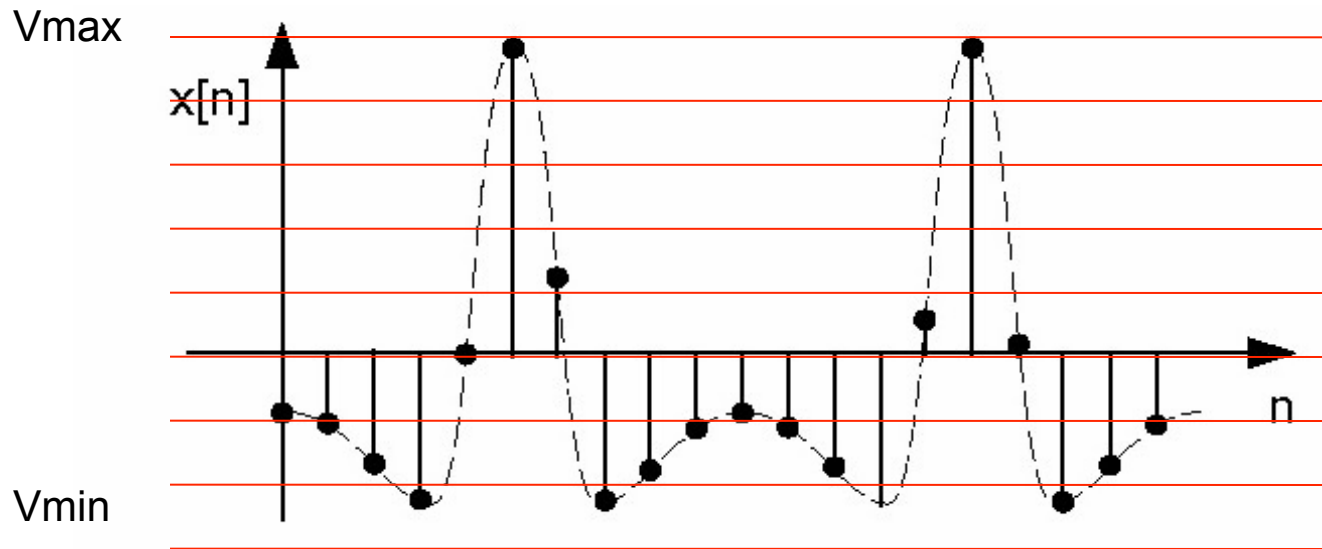
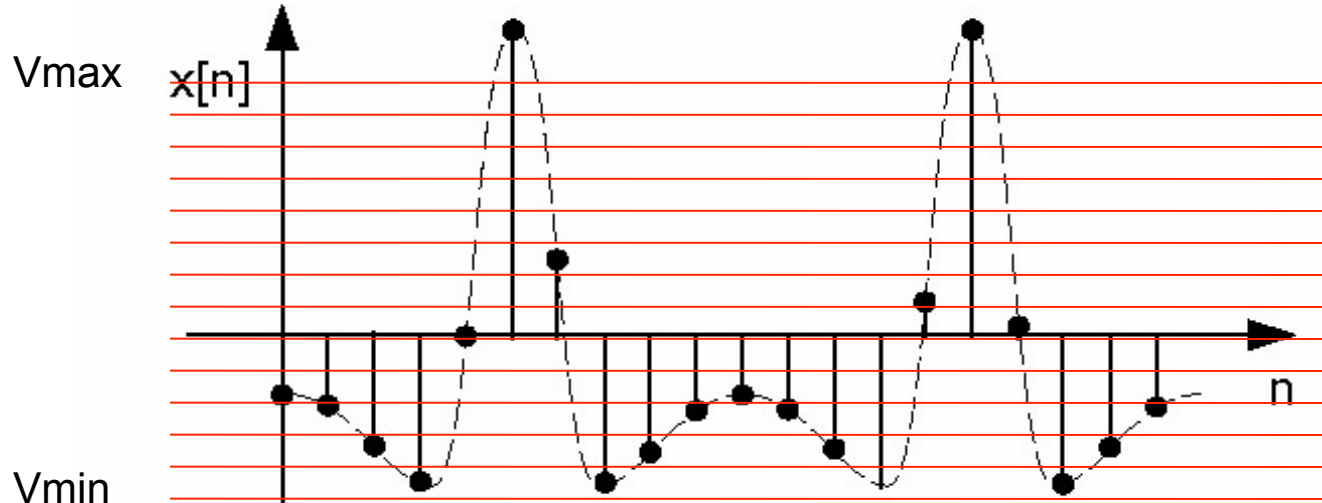
L'istogramma è la rappresentazione grafica di una distribuzione in classi di un carattere continuo.



{ 0, 0, 0, 0, 0, 0, 0, 2, 11, 227, 1334, 3399, 3405, 1385, 227, 9, 1, 0, 0, 0, 0 }

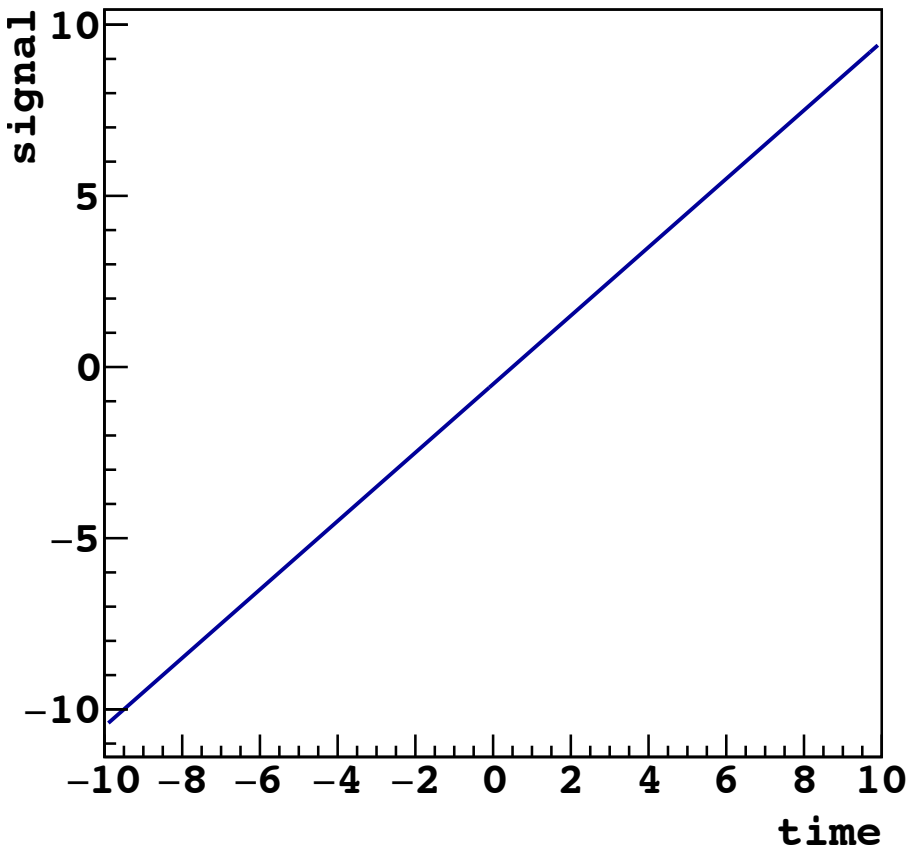
E' stato "inventato" da Karl Pearson, nella sua rappresentazione grafica a rettangoli.  
La rappresentazione di destra è ovviamente "logicamente" equivalente.

# ADC (2)

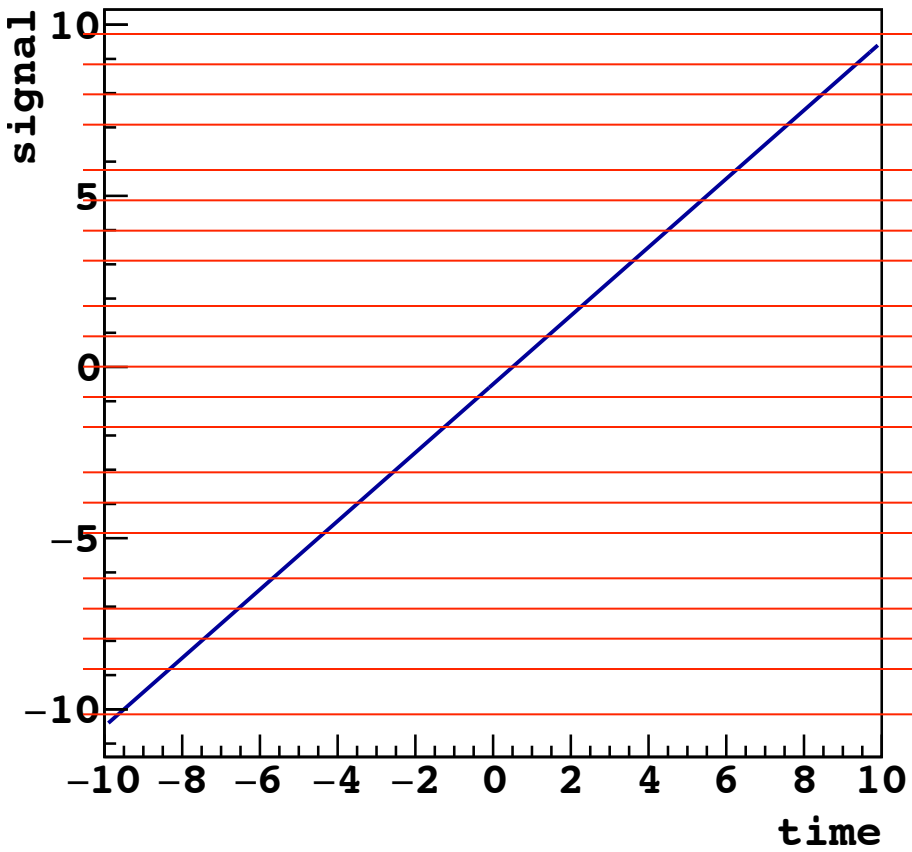




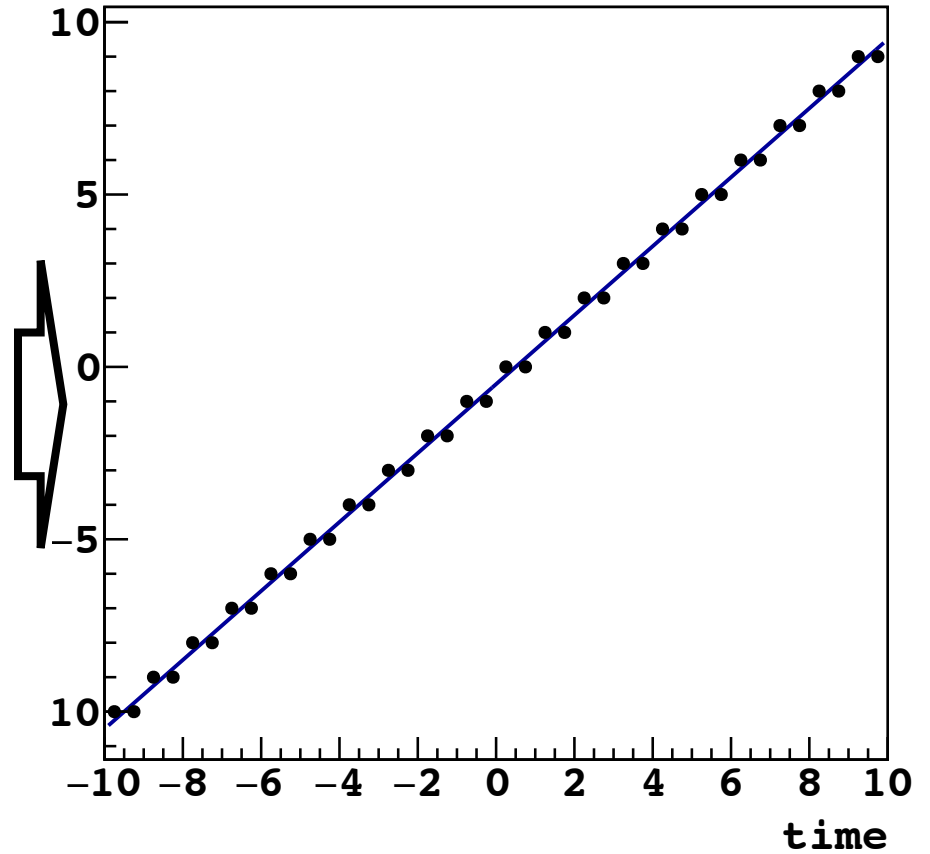
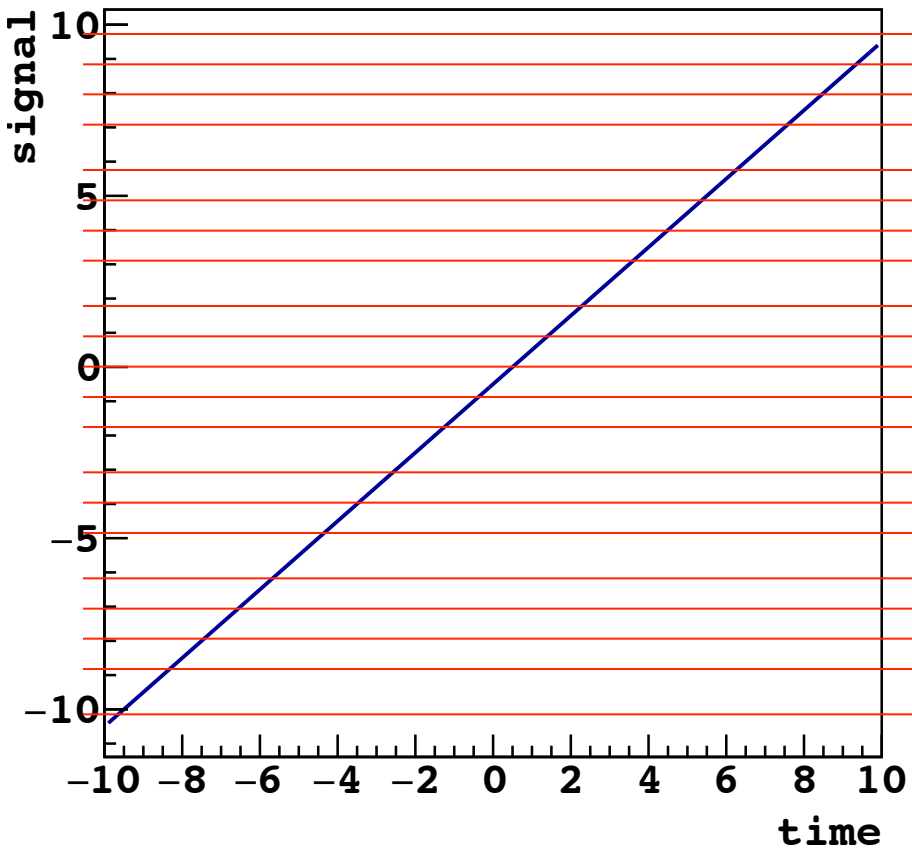
# Istogramma (2)



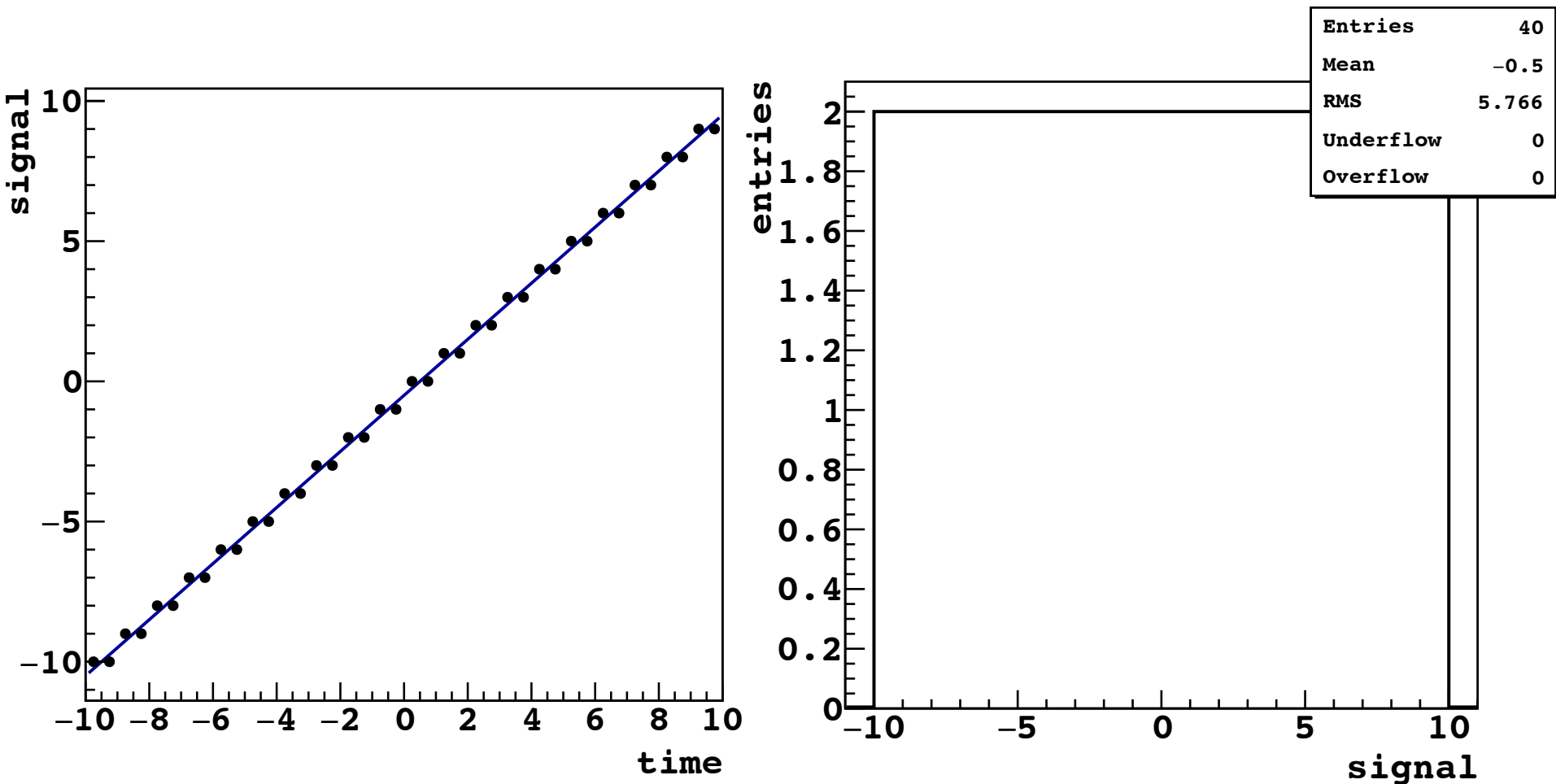
# Istogramma (2)



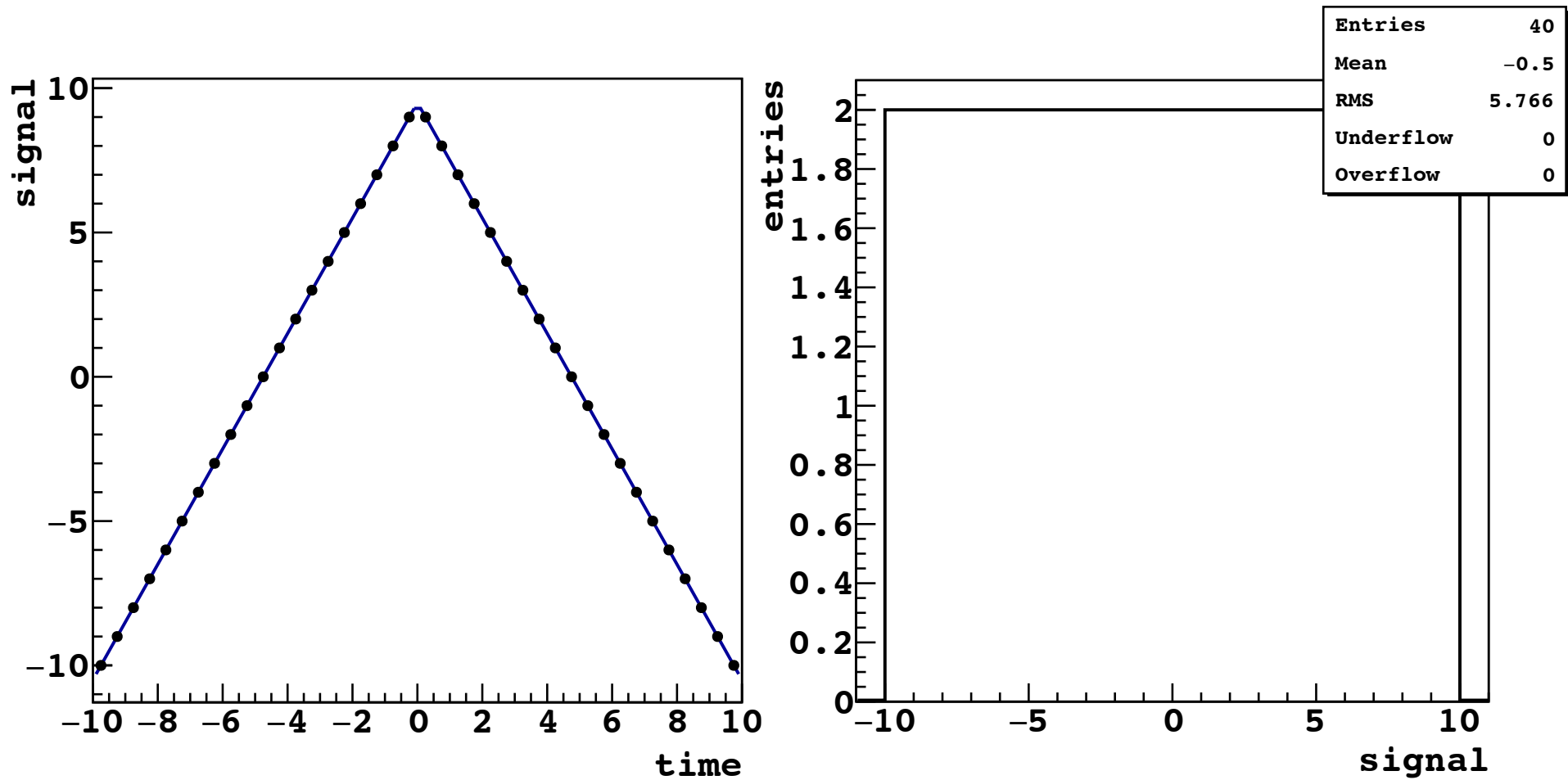
# Istogramma (2)



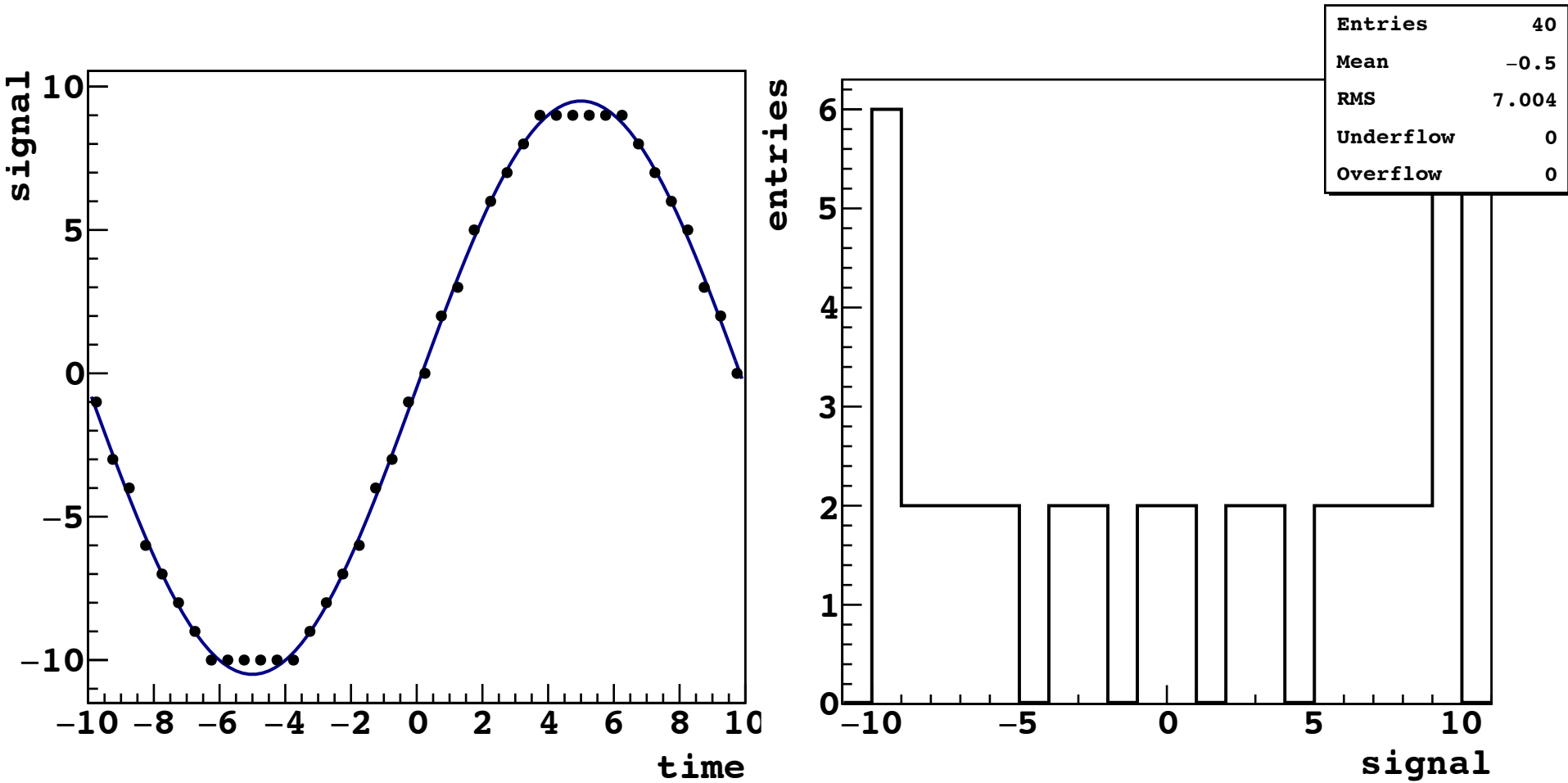
# Istogramma (2)



# Istogramma (2)



# Istogramma (2)



# ADC (4)

- Dal punto di vista funzionale gli ADC sono dei *classificatori*:
  - L'intervallo di variabilità del segnale  $V_x$  viene diviso in  $n$  intervalli, detti *canali*, di ampiezza costante  $K$ . Definiamo quindi  $V_i = K i + V_0$
  - Il segnale in ingresso  $V_x$  viene *classificato* nel canale  $i$ -esimo se è verificata la relazione
$$V_{i-1} < V_x < V_i$$
  - Inevitabilmente si ha un errore di quantizzazione

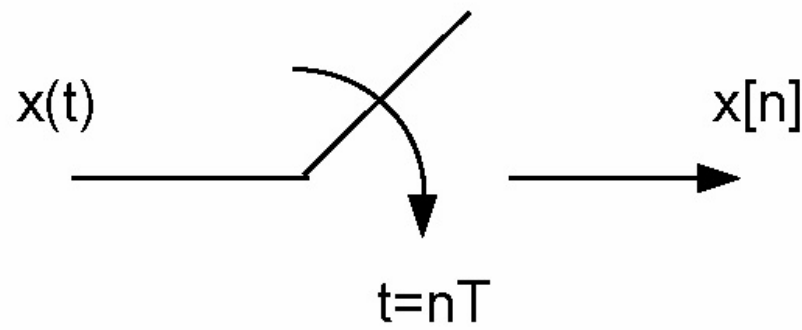
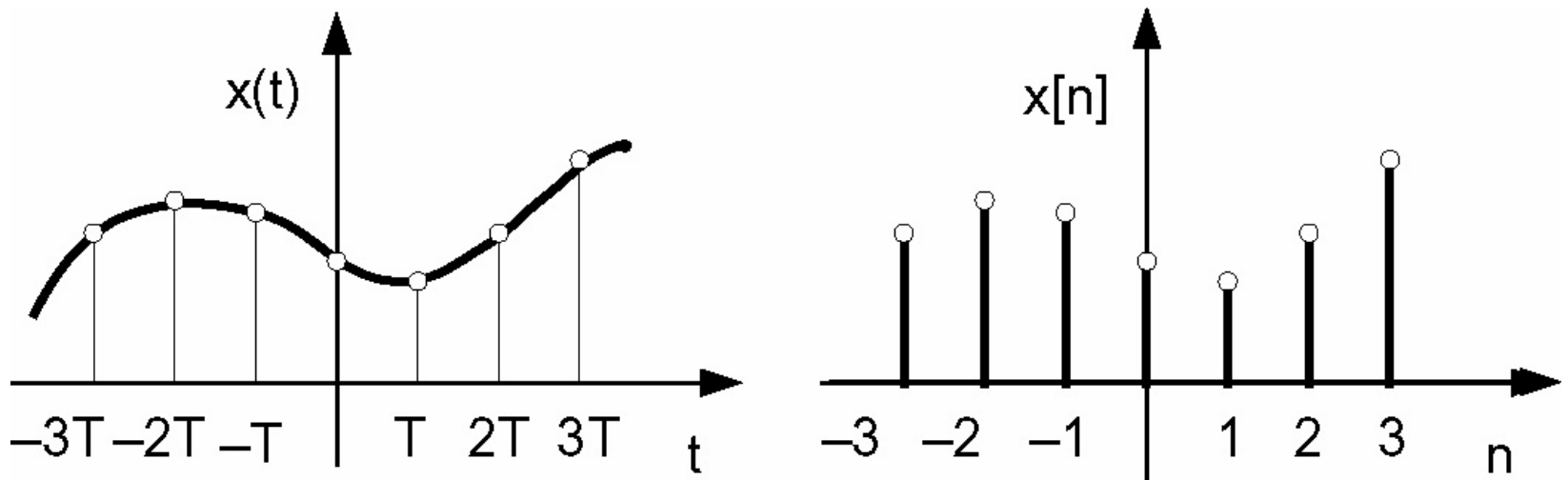
# ADC (5)

- Ogni ADC è caratterizzato da:
  - *Range*: l'intervallo di tensione che l'ADC può accettare in ingresso
  - Numero di *canali* in cui è diviso il *range*.  $E'$  definito dal numero  $n$  di bit:  $ADC \# = 2^n$
  - Sensibilità: La minima variazione di segnale rivelabile è data, in condizioni ideali, da  $range / ADC \#$

Esempio: un ADC a 12 bit, con range di 4 Volts ha una sensibilità di  $4000/4096 \sim 0.98 \text{ mV}$



# Dal tempo continuo al tempo discreto

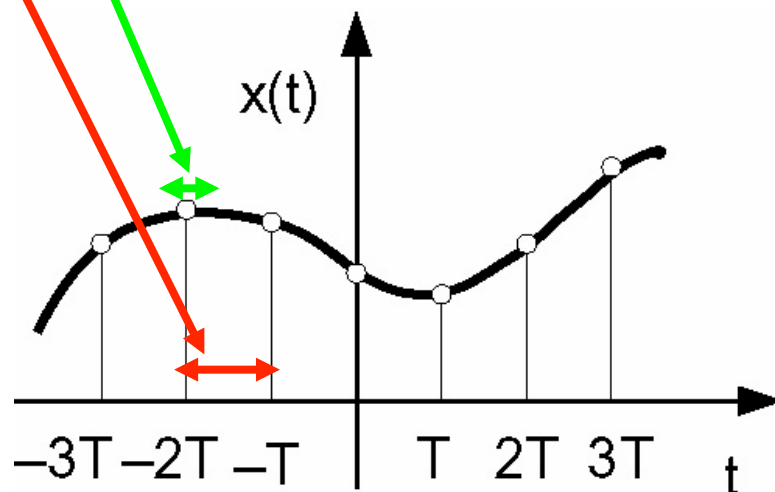


$$f_c = 1/T$$

Frequenza di campionamento

# ADC (6)

- Ogni ADC è caratterizzato da:
  - *Sampling time*: il tempo impiegato per effettuare la misura (campionamento)
  - *Sampling rate*: la velocità massima a cui si possono effettuare le misure (campionature)



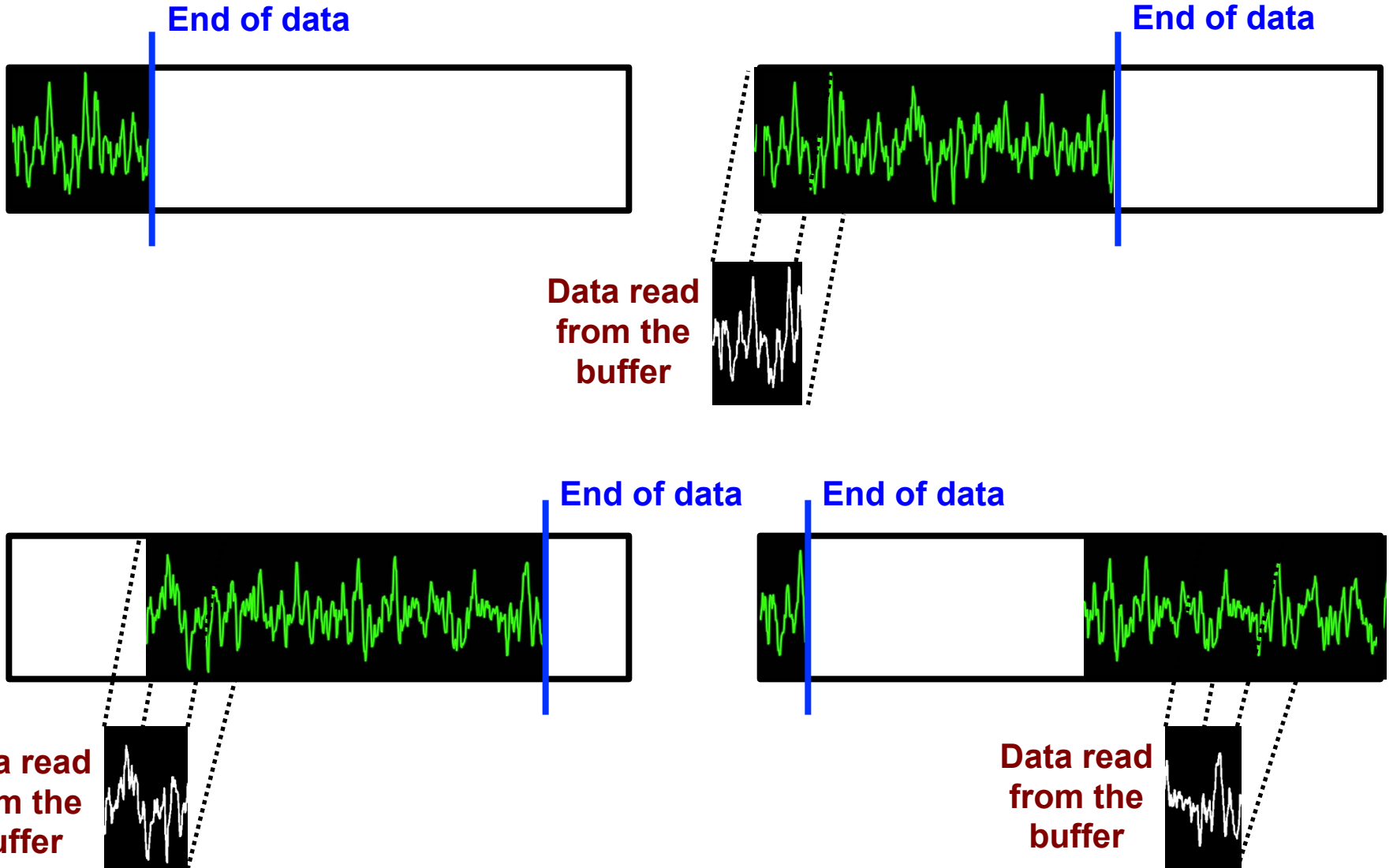
# Tenere il tempo ( $f_c$ )

- I sistemi operativi dei PC sono asincroni
- I sistemi di DAQ sono dotati di clock interno, buffer (FIFO) e accesso diretto alla memoria (DMA)
- Nelle acquisizioni bufferizzate i campioni vengono immagazzinati nel buffer in modo sincrono rispetto al campionamento
- Il PC accede alla memoria (tramite DMA) ed in modo asincrono rispetto al campionamento

# Acquisizione a buffer circolare

- Al momento dell'inizializzazione viene definita la dimensione del buffer, dove vengono scritti i dati
- La CPU accede alla scheda, mentre continua l'acquisizione, e legge i dati
- Esaurito il buffer la scheda continua a scrivere all'inizio del buffer, sovrascrivendo i dati esistenti
- Occorre che la lettura dei dati sia sufficientemente veloce per evitare perdite di dati

# Buffer circolare



# Modalità di acquisizione

- Continua: a partire da un certo  $t_0$  il sistema acquisisce campioni ad una frequenza fissata
- Con trigger: il sistema acquisisce una quantità definita di campioni, ad una frequenza fissata, a partire da un segnale di trigger
- La sequenza di campioni può essere relativa a:
  - lo stesso segnale a tempi diversi
  - Diversi segnali allo stesso istante di tempo  
(necessità di un *sample&hold* e di un *multiplexer*)

# Dal sistema di DAQ più semplice all'esperimento più complesso...

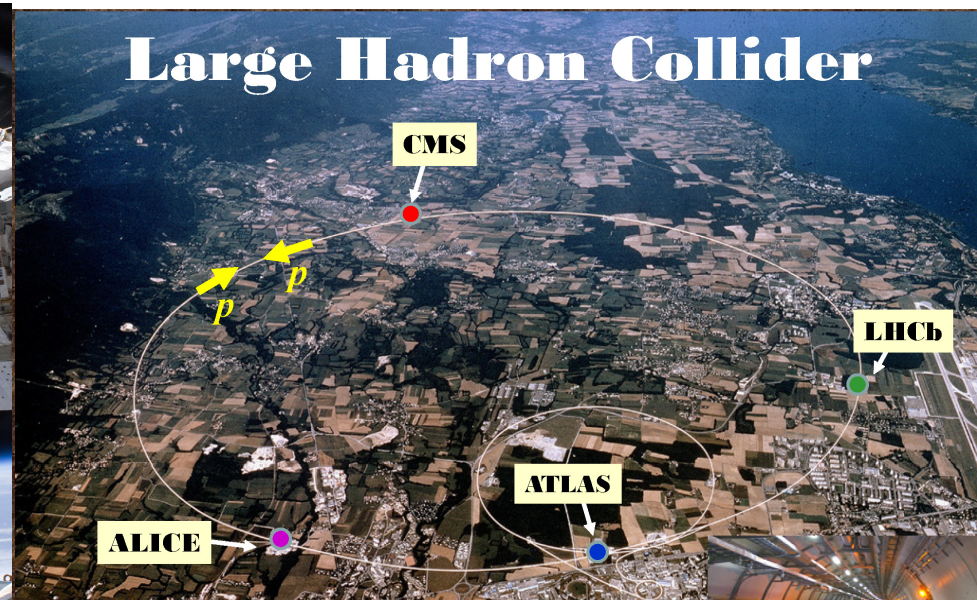
AMS-02 – International Space Station



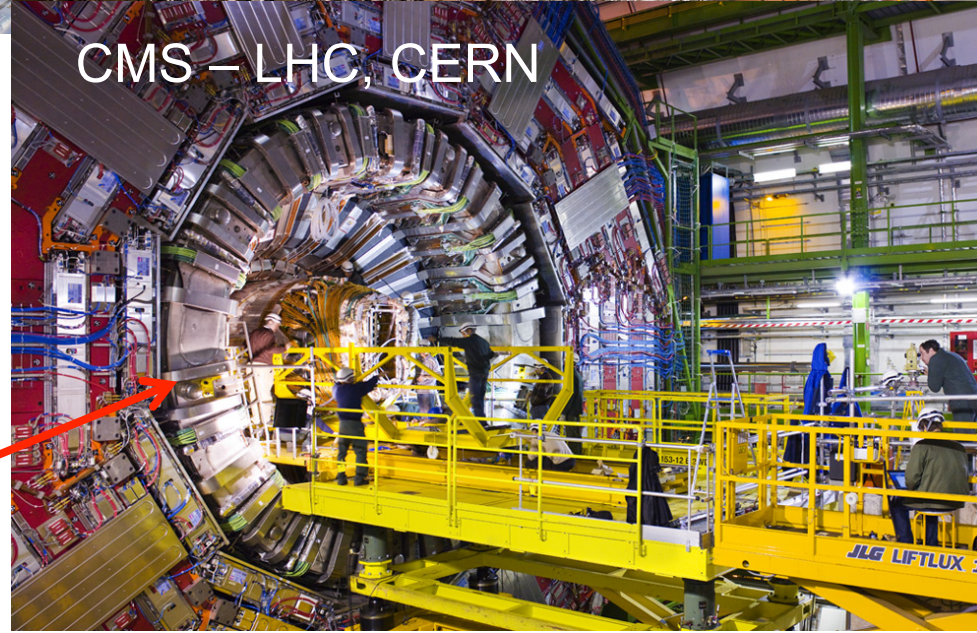
centinaia di migliaia di canali di lettura

decine di milioni di canali di lettura

## Large Hadron Collider



CMS – LHC, CERN



JLG LIFTLUX 1

# Dal sistema di DAQ più semplice all'esperimento più complesso...

AMS-02 – International Space Station



centinaia di migliaia di canali di lettura

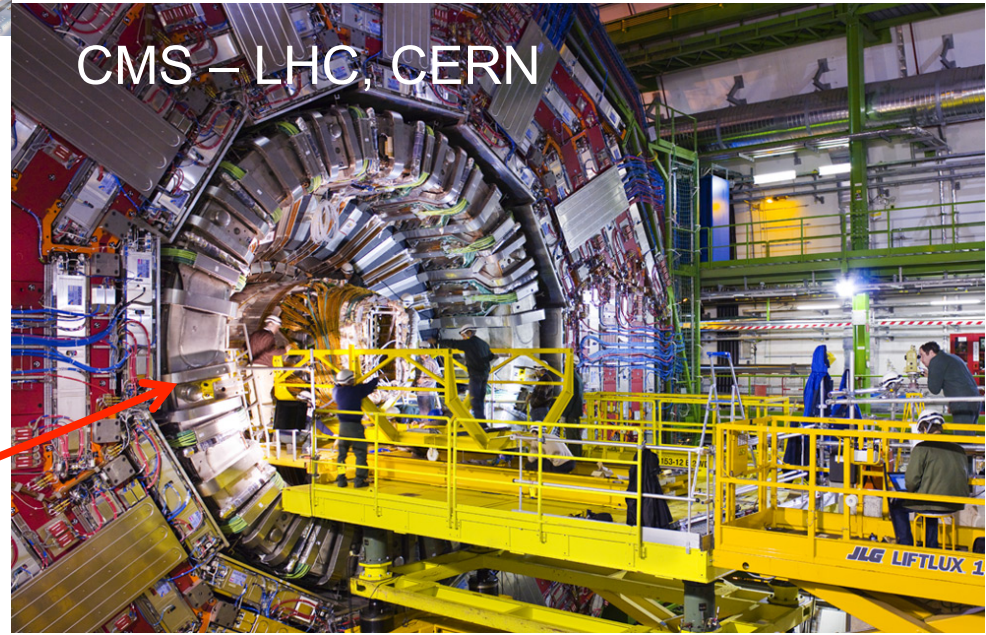
milioni di canali di lettura

decine di milioni di canali di lettura

Macchinetta fotografica digitale

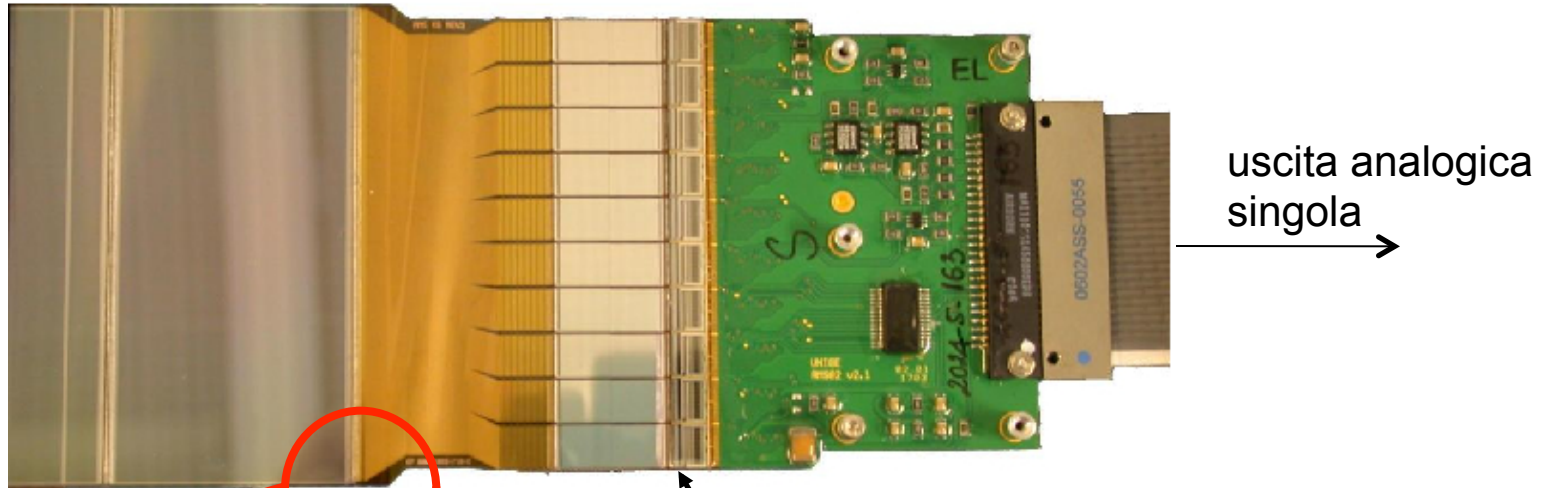


CMS – LHC, CERN



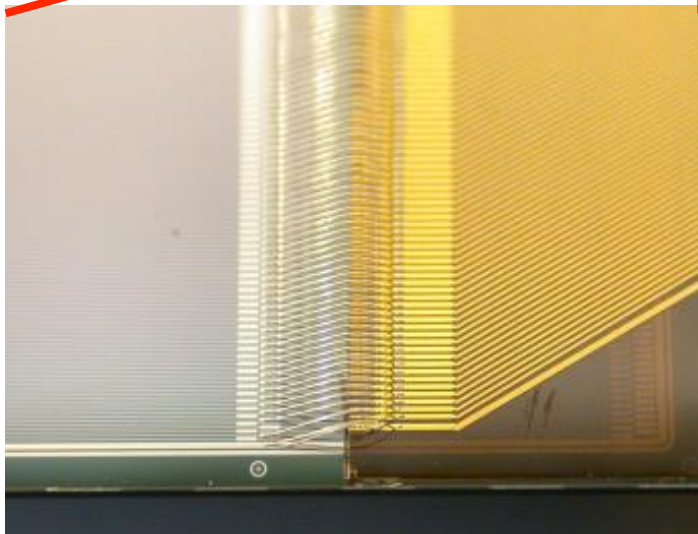


# Rivelatore di particelle



uscita analogica  
singola →

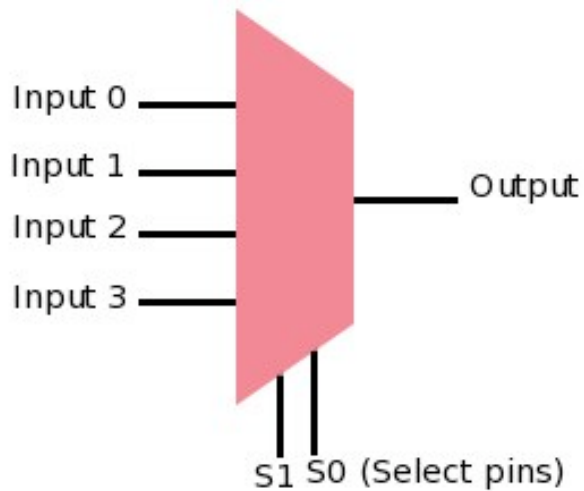
640 channels



Ad esempio: il tracciatore al silicio del rivelatore AMS-02 ha 192 *rivelatori*, detti *ladder*, ed ognuno a 1024 canali di lettura

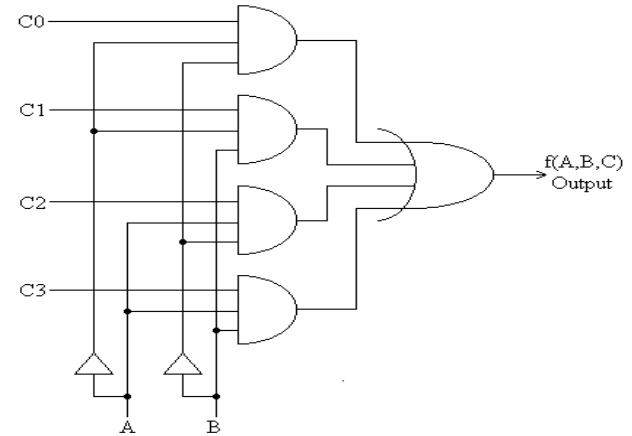
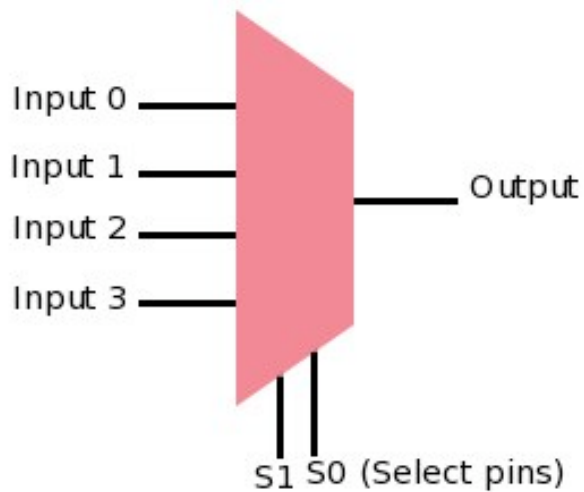
→ ~ 200k canali di lettura

# Multiplexer



**multiplexer** è un dispositivo capace di selezionare un singolo segnale elettrico fra diversi segnali in ingresso in base al valore degli **ingressi di selezione**

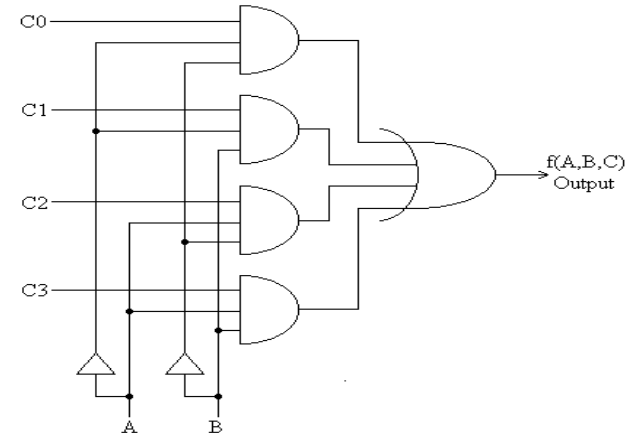
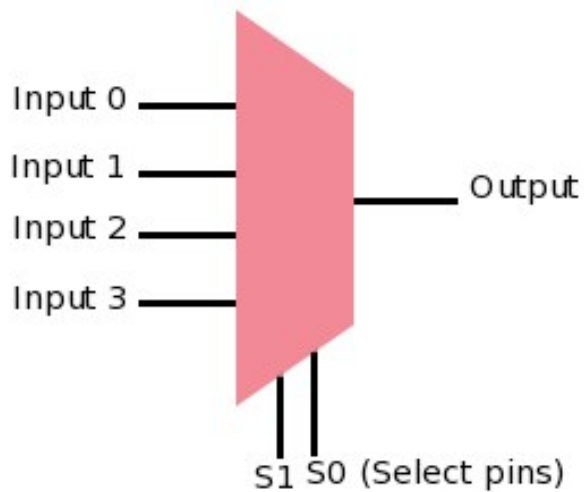
# Multiplexer



**multiplexer digitale**

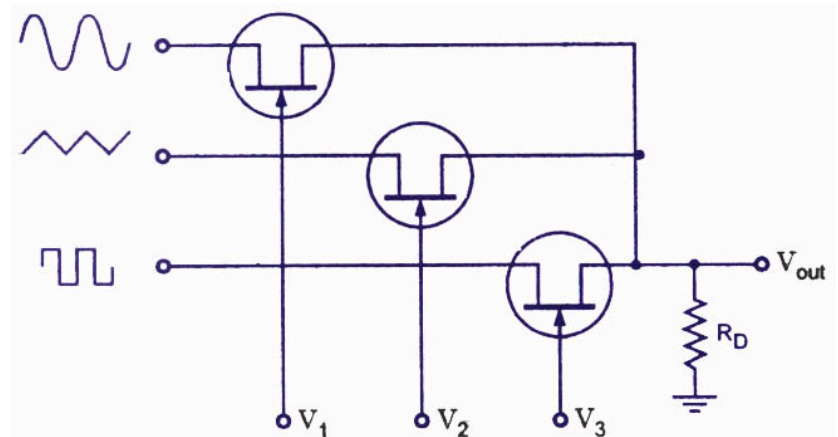
**multiplexer** è un dispositivo capace di selezionare un singolo segnale elettrico fra diversi segnali in ingresso in base al valore degli **ingressi di selezione**

# Multiplexer



**multiplexer digitale**

**multiplexer** è un dispositivo capace di selezionare un singolo segnale elettrico fra diversi segnali in ingresso in base al valore degli **ingressi di selezione**



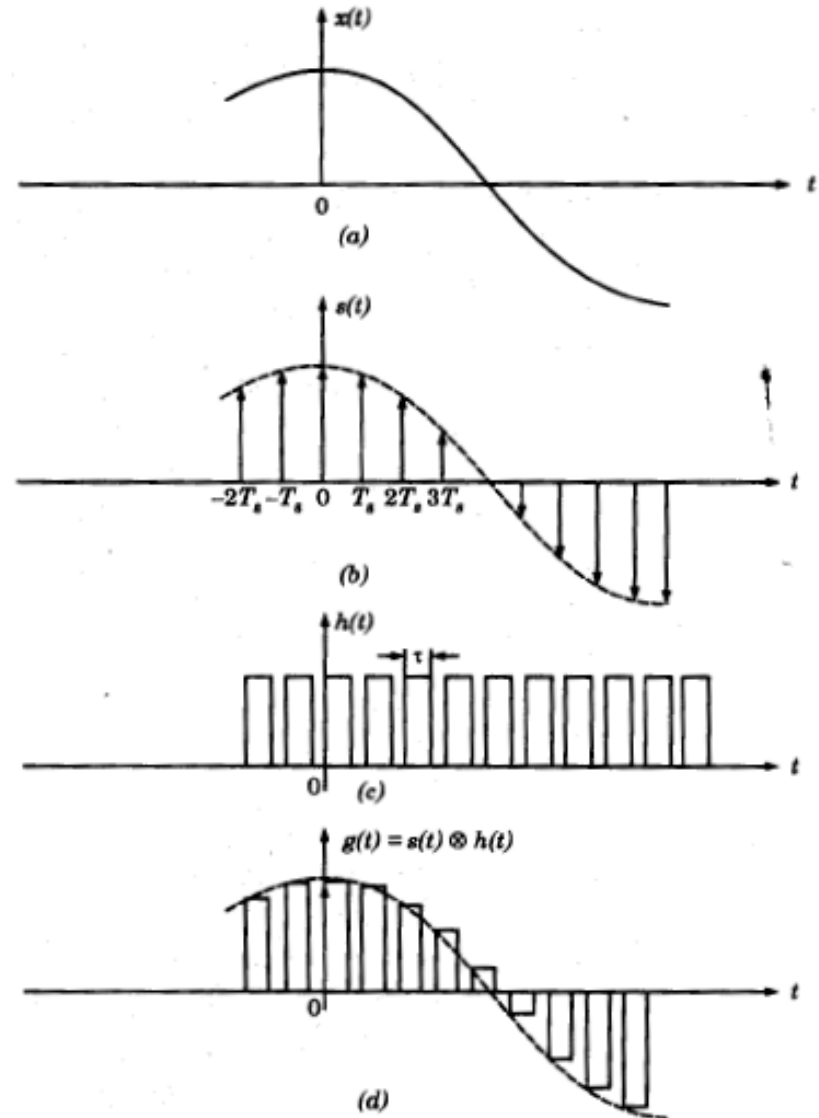
**multiplexer analogico**

# Sample & Hold

La tecnica del **sample&hold** è consente di campionare (**sample**) il segnale ad un certo tempo e immagazzinarlo (**hold**) in attesa del momento in cui sarà possibile andarlo a leggere.

Può essere utilizzato per:

- immagazzinare un segnale *veloce* e leggerlo alla velocità permessa dall'ADC (ovviamente poi ci sarà un certo *dead time* prima della prossima acquisizione)
- immagazzinare il segnale dagli N canali di lettura (*multiplexati*) di un unico rivelatore

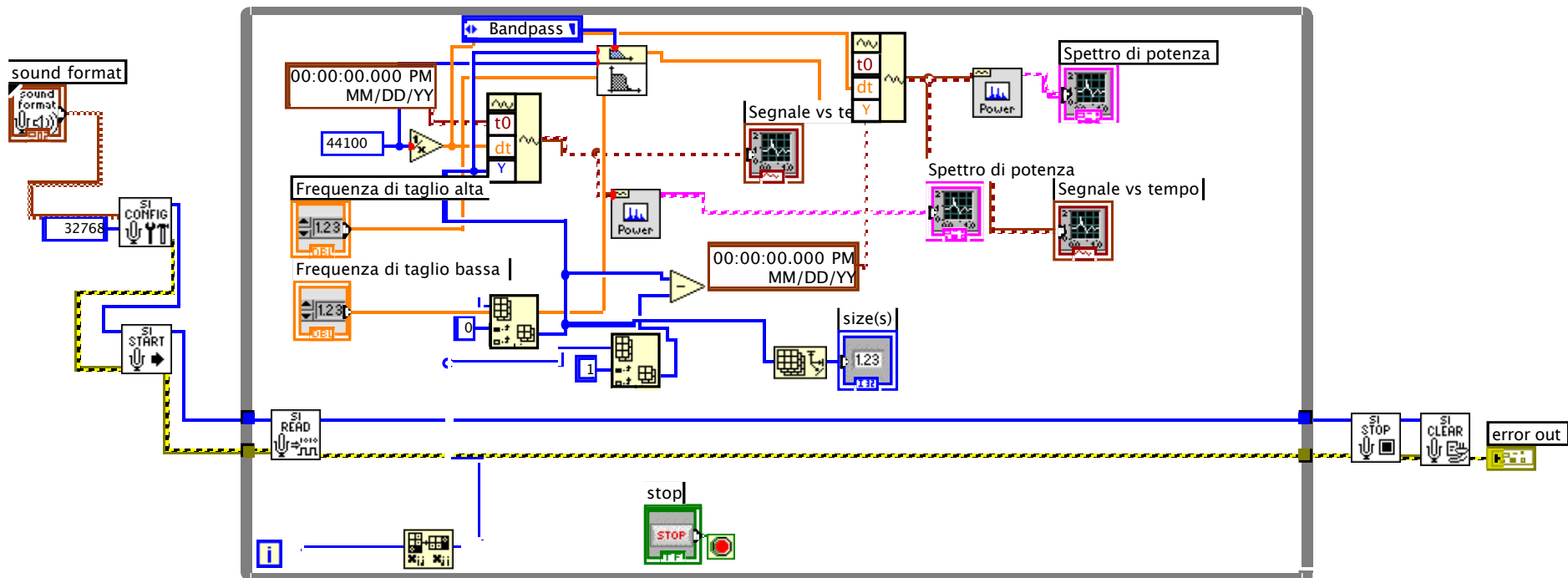


# Modalità di acquisizione

- Continua: a partire da un certo  $t_0$  il sistema acquisisce campioni ad una frequenza fissata
- Con trigger: il sistema acquisisce una quantità definita di campioni, ad una frequenza fissata, a partire da un segnale di trigger
- La sequenza di campioni può essere relativa a:
  - lo stesso segnale a tempi diversi
  - diversi segnali allo stesso istante di tempo  
(necessità di un *sample&hold* e di un *multiplexer*)

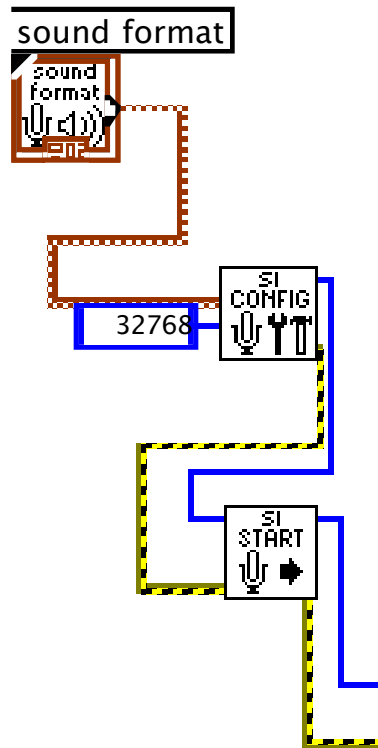
# Modalità di acquisizione (2)

- Continua: a partire da un certo  $t_0$  il sistema acquisisce campioni ad una frequenza fissata



# Modalità di acquisizione (2)

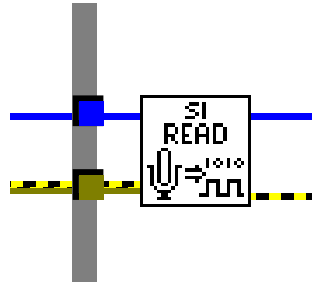
- Continua: a partire da un certo  $t_0$  il sistema acquisisce campioni ad una frequenza fissata





## Modalità di acquisizione (2)

- Continua: a partire da un certo  $t_0$  il sistema acquisisce campioni ad una frequenza fissata



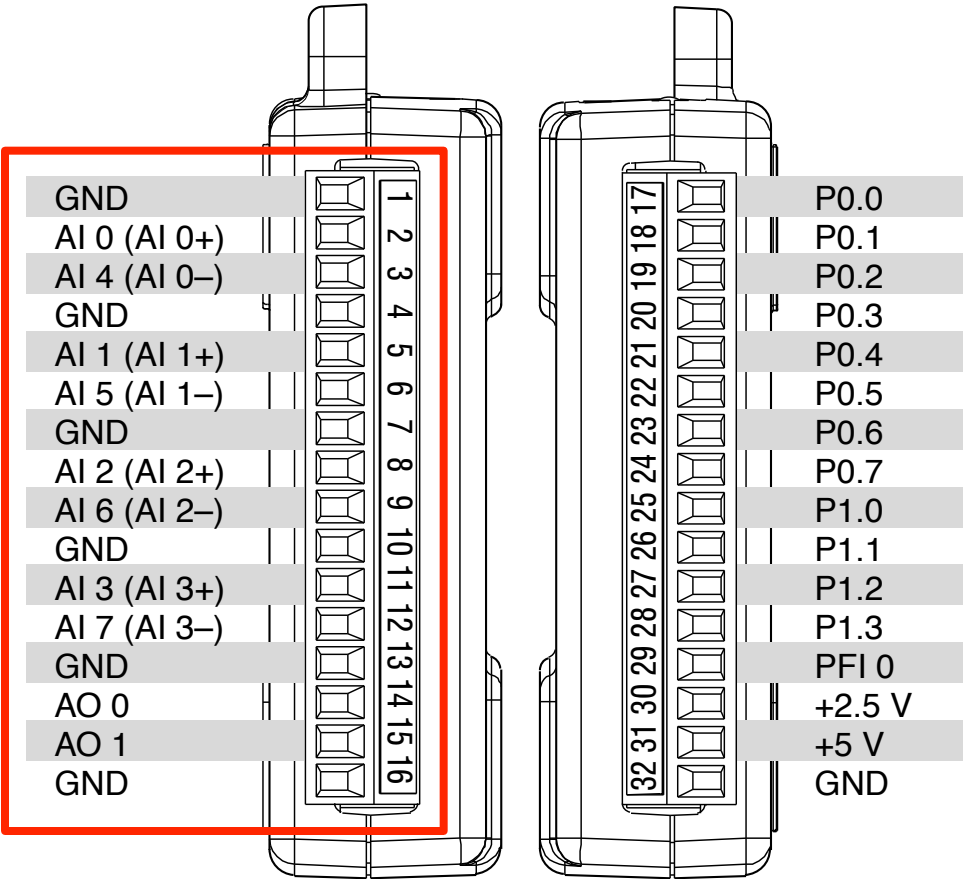
# National Instruments USB-6008



# National Instruments USB-6008

## Device Pinout

Figure 2. NI USB-6008 Pinout

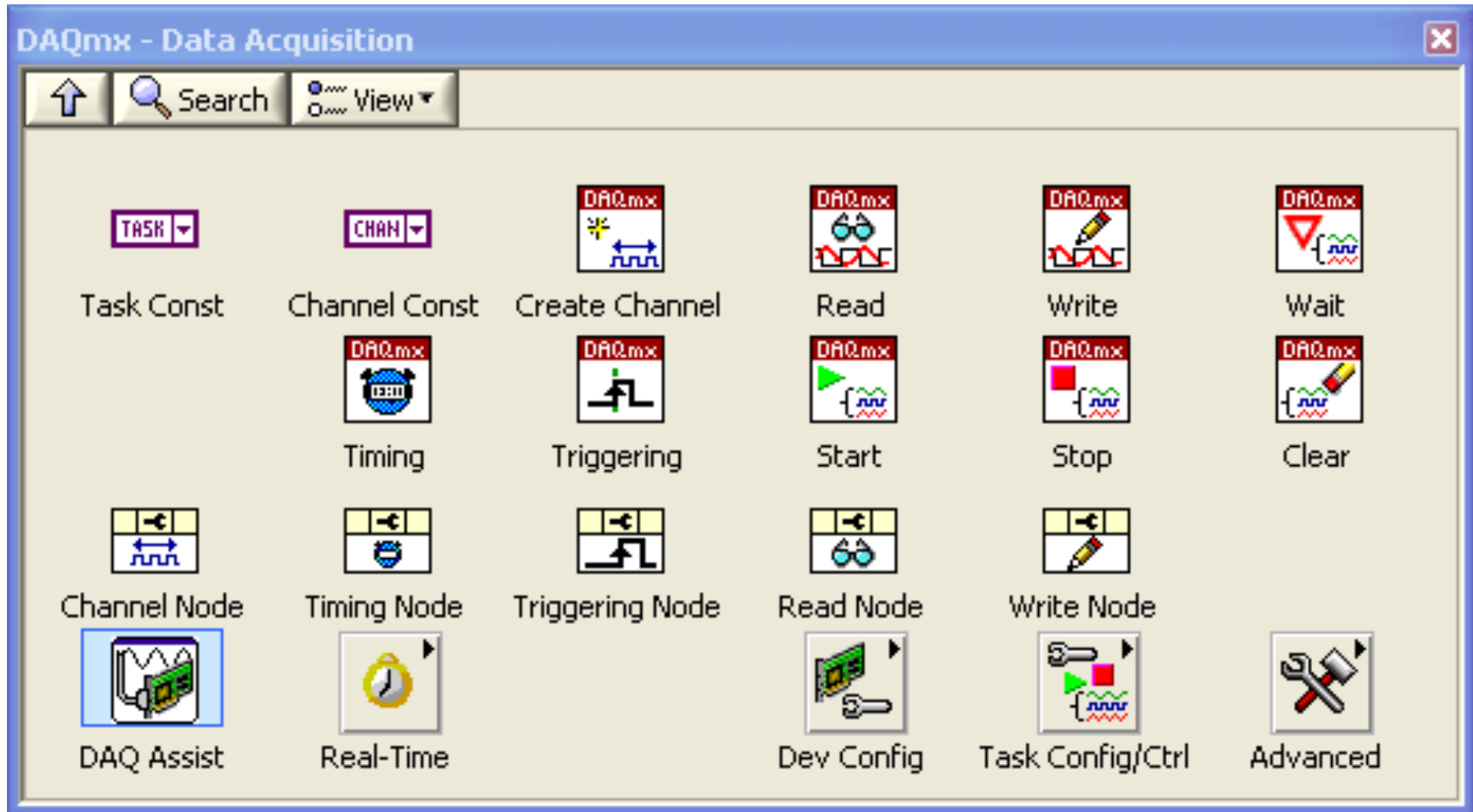


# National Instruments USB-6008

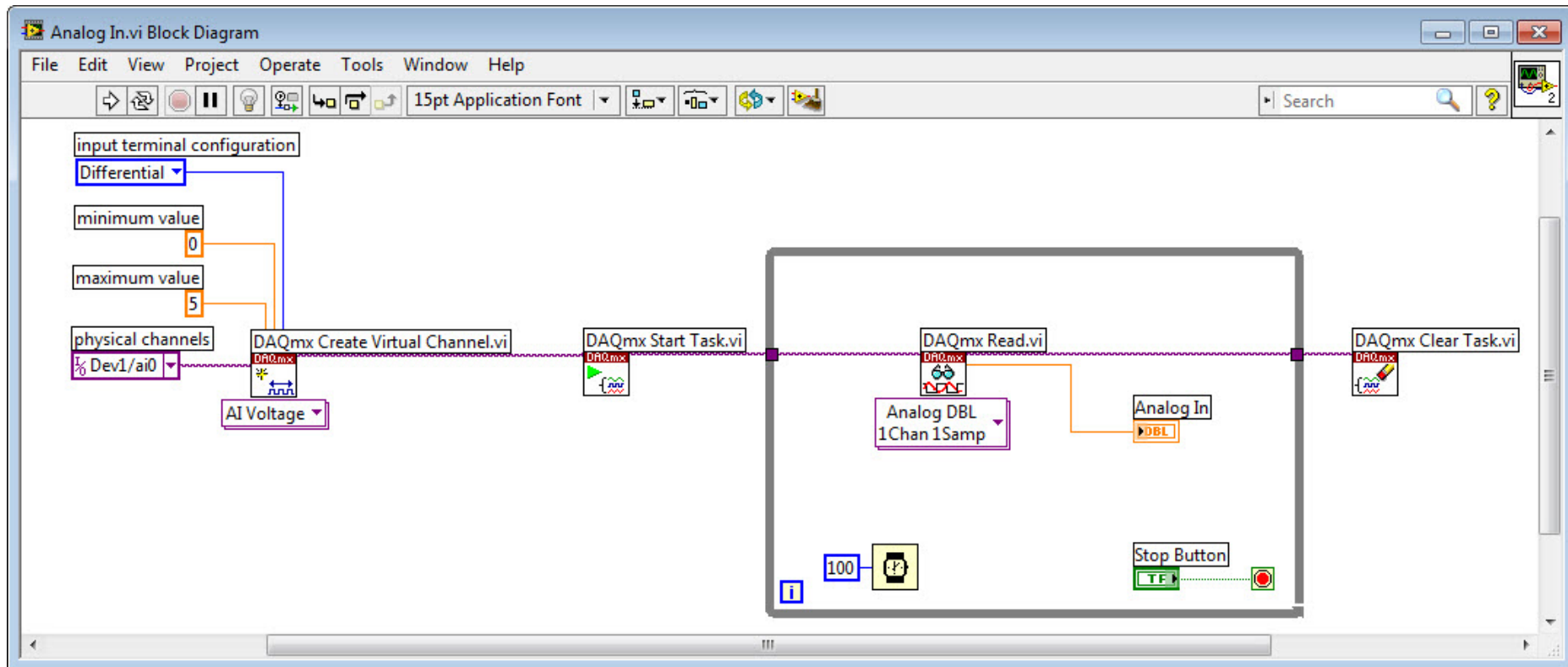
## Analog Input

Analog inputs	
Differential	4
Single-ended	8, software-selectable
Input resolution	
Differential	12 bits
Single-ended	11 bits
Maximum sample rate (aggregate)	10 kS/s, system dependent
Converter type	Successive approximation
AI FIFO	512 bytes
Timing resolution	41.67 ns (24 MHz timebase)
Timing accuracy	100 ppm of actual sample rate
Input range	
Differential	$\pm 20\text{ V}^1$ , $\pm 10\text{ V}$ , $\pm 5\text{ V}$ , $\pm 4\text{ V}$ , $\pm 2.5\text{ V}$ , $\pm 2\text{ V}$ , $\pm 1.25\text{ V}$ , $\pm 1\text{ V}$
Single-ended	$\pm 10\text{ V}$
Working voltage	$\pm 10\text{ V}$
Input impedance	144 k $\Omega$

# National Instruments USB-6008



# National Instruments USB-6008



# Modalità di acquisizione

- Con trigger: il sistema acquisisce una quantità definita di campioni, ad una frequenza fissata, a partire da un segnale di trigger

